

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 07-211475

(43)Date of publication of application : 11.08.1995

(51)Int.Cl.

H05B 41/29
H05B 41/18
// H05B 41/24

(21)Application number : 06-002354

(71)Applicant : MATSUSHITA ELECTRIC IND CO LTD

(22)Date of filing : 14.01.1994

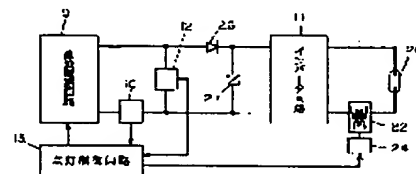
(72)Inventor : IMAI TAKAYUKI
SAITO TAKESHI
TAMURA TERUO

(54) LIGHTING DEVICE FOR ELECTRIC DISCHARGE LAMP

(57)Abstract:

PURPOSE: To prevent a load current supplied to an electric discharge lamp through an inverter circuit from dying out when the polarities of the inverter circuit are inverted.

CONSTITUTION: A voltage detecting circuit 12 is connected between the output terminals of a DC power circuit 9 via a current detecting circuit 10 and an electric discharge lamp 20 is connected via the secondary winding of a pulse transformer 22 between the output terminals of an inverter circuit 11 which is connected to the voltage detecting circuit 12 via a reverse-current inhibiting diode 26. A start control circuit 24 is connected to the primary winding of the pulse transformer 22 and a varistor 27 is connected in parallel between the input terminals of the inverter circuit 11. The start control circuit 24 is controlled by signals outputted from a lighting control circuit 13 to which signals outputted from the current detecting circuit 10 and from the voltage detecting circuit 12 are inputted.



LEGAL STATUS

[Date of request for examination]

12.11.1998

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2000 Japanese Patent Office

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平7-211475

(43) 公開日 平成7年(1995)8月11日

(51) Int. Cl. ⁴	識別記号	庁内整理番号	F I	技術表示箇所
H 0 5 B 41/29	C			
41/18	3 4 0	7361-3K		
// H 0 5 B 41/24	G			

審査請求 未請求 請求項の数 3 O L (全 7 頁)

(21) 出願番号 特願平6-2354

(22) 出願日 平成6年(1994)1月14日

(71) 出願人 000005821

松下電器産業株式会社

大阪府門真市大字門真1006番地

(72) 発明者 今井 崇之

大阪府門真市大字門真1006番地 松下電器
産業株式会社内

(72) 発明者 斎藤 毅

大阪府門真市大字門真1006番地 松下電器
産業株式会社内

(72) 発明者 田村 輝雄

大阪府門真市大字門真1006番地 松下電器
産業株式会社内

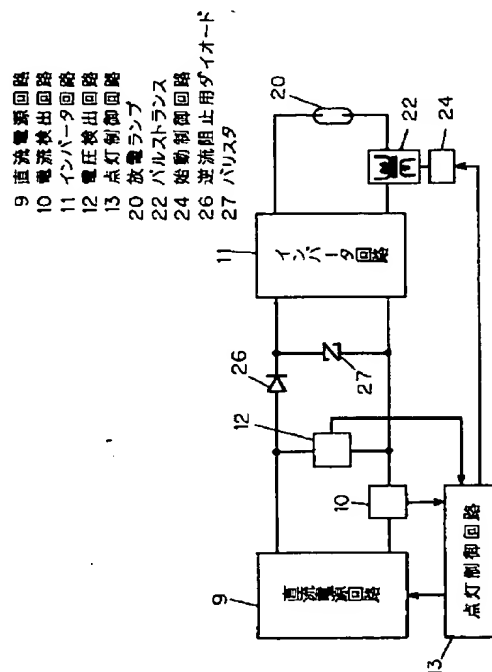
(74) 代理人 弁理士 栗野 重孝

(54) 【発明の名称】 放電ランプ点灯装置

(57) 【要約】

【目的】 インバータ回路を通じて放電ランプに供給される負荷電流が、インバータ回路の極性反転時に立ち消えを起こさないようにする。

【構成】 直流電源回路9の出力端子間に電流検出回路10を介して電圧検出回路12が接続され、電圧検出回路12に逆流阻止用ダイオード26を介して接続されたインバータ回路11の出力端子間に放電ランプ20がバルストランス22の二次巻線を介して接続される。バルストランス22の一次巻線に始動制御回路24が接続され、インバータ回路11の入力端子間にバリスタ27が並列に接続される。そして、電流検出回路10および電圧検出回路12の各出力信号を入力とする点灯制御回路13の出力信号によって始動制御回路24が制御される。



【特許請求の範囲】

【請求項 1】 直流電源回路の出力端子間に電流検出回路を介して電圧検出回路が接続され、前記電圧検出回路に逆流阻止用ダイオードを介して接続されたインバータ回路の出力端子間に放電ランプがバルストランスの二次巻線を介して接続され、前記バルストランスの一次巻線に始動制御回路が接続され、前記インバータ回路の入力端子間にサージアブソーバが並列に接続され、前記電流検出回路および前記電圧検出回路の各出力信号を入力とする点灯制御回路の出力信号によって前記始動制御回路が制御されることを特徴とする放電ランプ点灯装置。

【請求項 2】 サージアブソーバがバリスタまたはバリスタを含む回路からなる請求項 1 記載の放電ランプ点灯装置。

【請求項 3】 サージアブソーバが放電ギャップまたは放電ギャップを含む回路からなる請求項 1 記載の放電ランプ点灯装置。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は、放電ランプの点灯に必要な電力がインバータ回路を通じて供給されるように構成した放電ランプ点灯装置に関するものである。

【0002】

【従来の技術】メタルハライドランプ等の高圧放電ランプにインバータ回路を通じて点灯電力を供給することが一般に行われている（例えば特開平 4-212292 号公報）。図 8 に示す従来の放電ランプ点灯装置においては、バッテリー 1 に対してフライバックトランス 2 の一次巻線が、電源スイッチ 3、極性誤接続防止用ダイオード 4 および FET（以下スイッチ用トランジスタという）5 を介して接続され、スイッチ用トランジスタ 5 は駆動回路 6 による制御でオン・オフ動作をする。フライバックトランス 2 の二次巻線に誘起された交流電圧は、ダイオード 7 およびコンデンサ 8 によって整流・平滑化され、直流出力電圧 V_{dc} が得られる。

【0003】かかるフライバック型 DC-DC コンバータからなる直流電源回路 9 の出力端子間に、電流検出回路 10 を介してインバータ回路 11 が接続されており、インバータ回路 11 の入力端子間に電圧検出回路 12 が接続されている。電流検出回路 10 および電圧検出回路 12 の各出力信号を入力した点灯制御回路 13 は、入力信号に基づいて駆動回路 6 の発振周波数や、そのデューティを制御する。すなわち、負荷電流が所定値以下になると直流出力電圧 V_{dc} を上昇させ、負荷電流が所定値以上になると直流出力電圧 V_{dc} を低下させるように動作し、定電流機能が定電圧機能に優先して働くようになっている。

【0004】インバータ回路 11 はフルブリッジ型のもので、ブリッジ接続された 4 個の FET（以下スイッチ用トランジスタという）14、15、16、17 と、駆

動回路 18 と、発振回路 19 とを有し、発振回路 19 は音響的共鳴を生じない程度の周波数（例えば 400 ヘルツ）で発振動作し、駆動回路 18 に 2 相のクロック信号を供給する。駆動回路 18 はブリッジ回路の対角 2 辺のスイッチ用トランジスタ 14、17 と、対角 2 辺のスイッチ用トランジスタ 15、16 とを交互に導通させるので、メタルハライドランプ等からなる放電ランプ 20 に、その点灯に必要な交流電圧（矩形波電圧）が供給される。

【0005】ブリッジ回路の出力端子間に放電ランプ 20 を介して二次巻線 21 を接続したバルストランス 22 は、その一次巻線 23 に接続された始動制御回路 24 とともに始動回路 25 を構成している。始動制御回路 24 は、点灯制御回路 13 から制御信号を受けて、バルストランス 22 の一次巻線 23 に所定の繰り返し周期でパルス電流を供給する。これによってバルストランス 22 の二次巻線 21 の両端子間に高電圧パルスが出力され、この高電圧パルスをキック電圧として放電ランプ 20 が点灯する。放電ランプ 20 が点灯すると、点灯制御回路 13 は始動制御回路 24 の動作を停止させる。

【0006】定格点灯時の放電ランプ 20 には図 9 の (b) に示すような矩形波の負荷電流（例えば 400 ヘルツ）が流れる。一方、直流出力電圧 V_{dc} は図 9 の (a) に示すような波形となる。定格点灯電圧 V_a に電圧 V_b を付加したかたちの直流出力電圧となる理由は、バルストランス 22 の二次巻線 21 のインダクタンス成分によって蓄積されていた電気エネルギーが、ブリッジ回路の極性反転動作に伴い逆起電力のかたちで直流電源回路 9 側へ逆流するため、これによってコンデンサ 8 の両端子間電圧が周期的に高められる。

【0007】

【発明が解決しようとする課題】しかし、直流電源回路 9 の平滑用コンデンサ 8 の静電容量が大きいので、電圧 V_b は定格点灯電圧 V_a に比べて非常に小さい値となる。負荷電流（ランプ電流）が一旦零になると、放電ランプ 20 の電極間残留電荷は非常に少ないので、次に定格点灯電圧 V_a よりも大きい電圧が放電ランプ 20 に印加されないと再点弧しにくくなる。ところが、コンデンサ 8 の両端子間電圧（直流出力電圧） V_{dc} は上述のように定格点灯電圧 V_a にほぼ等しいので、放電ランプ 20 は再点弧しにくくなり、インバータ回路 11 の極性反転時にランプ電流が立ち消えすると、放電ランプ 20 にちらつき現象が生じる。図 9 の (a) における期間 b はランプ電流の立ち消え期間を示している。

【0008】この対策として、コンデンサ 8 の静電容量を小さくし、ランプ電流の極性反転時に発生する電圧 V_b の値を大きくすることが考えられるが、そうすると、直流電源回路 9 の出力電圧のリップル変動が大きくなり、点灯制御回路 13 への検出信号に悪影響したり、インバータ回路 11 のスイッチ用トランジスタ 14～17

を絶縁破壊させるなどの新たな弊害が生じる。

【0009】したがって本発明の目的は、インバータ回路を通じて放電ランプに供給されるランプ電流が、その極性反転時に立ち消えを起こさない放電ランプ点灯装置を提供することにある。

【0010】

【課題を解決するための手段】本発明によると上述した目的を達成するために、直流電源回路の出力端子間に電流検出回路を介して電圧検出回路が接続され、前記電圧検出回路に逆流阻止用ダイオードを介して接続されたインバータ回路の出力端子間に放電ランプがバラストランスの二次巻線を介して接続され、前記バラストランスの一次巻線に始動制御回路が接続され、前記インバータ回路の入力端子間にサージアブソーバが並列に接続され、前記電流検出回路および前記電圧検出回路の各出力信号を入力とする点灯制御回路の出力信号によって前記始動制御回路が制御されることを特徴とする放電ランプ点灯装置が提供される。サージアブソーバにバリスタや放電ギャップを用いることができる。

【0011】

【作用】本発明によると、電圧検出回路とインバータ回路との間に逆流阻止用ダイオードが接続され、インバータ回路の入力端子間にサージアブソーバが並列に接続されるので、負荷回路のインダクタンス成分によって誘起されたサージ電流が、インバータ回路の極性反転時に直流電源回路側に逆流することが、前記ダイオードによって阻止される。また、逆流したサージ電流がサージアブソーバの両端子間電圧を瞬時的に高め、これがインバータ回路の極性反転時にインバータ回路を通じて放電ランプに供給されるので、直流電源回路側に悪影響を与えることなく放電ランプの再点弧を容易ならしめることができる。

【0012】また、点灯直後の放電ランプの出力光束を短時間で立ち上げるために定格電流よりも大きい電流を放電ランプに供給する場合に、バラストランスのインダクタンス成分によるサージ電流が大きくなっても、その一部分をサージアブソーバで吸収させ得るので、インバータ回路のスイッチ用トランジスタを絶縁破壊させずにすむ。

【0013】

【実施例】つぎに、本発明の一実施例を図面とともに説明する。

【0014】図1および図2に示した放電ランプ点灯装置の回路構成が、図8に示した回路構成と異なるところは、直流電源回路9とインバータ回路11との間に逆流阻止用ダイオード26が接続されている点と、インバータ回路11の入力端子間にバリスタからなるサージアブソーバ27が並列に接続されている点とである。

【0015】ただし、電流検出回路10および電圧検出回路12は、直流電源回路9の出力電流および出力電圧

を検出して各検出信号を点灯制御回路13に送り込み、点灯制御回路13は始動時に始動回路25を始動させ、始動回路25はそのパルス出力によって放電ランプ20を点弧させる。そして、負荷電流が放電ランプ20に流れると、放電ランプ20の両端子間電圧が低下し、直流電源回路9の直流出力電圧も低下するので、これを検出した点灯制御回路13は始動回路25の動作を停止させる。放電ランプ20が点灯すると、点灯制御回路7はランプ電流に応じて直流電源回路9の出力電力を制御する。つまり、放電ランプ20の出力光束を短時間で立ち上げるために点灯直後の放電ランプ20に定格電力よりも多めの電力を供給し、その後徐々に小さくして定格電力にする制御をなす。

【0016】インバータ回路11の極性反転周期は例えば400ヘルツと比較的低いので、バラストランス22の二次巻線21のインダクタンス成分のランプ電流に与える影響はほとんどない。このため、点灯時の放電ランプ20には矩形波の交流電流が流れる。バラストランス22はインダクタンス成分を含んでいるので、インバータ回路11の極性反転時におけるランプ電流は、インバータ回路11の出力電圧に対して僅かに遅れ位相となる。ダイオード26は、この位相差によってランプ電流に含まれる皮相成分の直流電源回路9側への逆流を防ぎ、バリスタからなるサージアブソーバ（以下バリスタという）27がこの皮相成分を吸収する。

【0017】点灯制御回路13の構成を図3に示す。電流検出回路10および電圧検出回路12から送られた検出信号は、乗算回路28、ランプ電力設定回路29および点灯判別回路30に供給される。乗算回路28は電流検出回路10および電圧検出回路12からの検出信号を乗算し、直流電源回路9の負荷電力（ランプ電力）に相当する負の電圧信号を抵抗31に出力する。また、ランプ電力設定回路29は、放電ランプ20の状態に応じてランプ電力に相当する電圧信号を抵抗32に出力する。両抵抗31、32はスイッチングレギュレータコントロールIC33のエラーアンプE A 1の入力端子に接続されており、エラーアンプE A 1の+入力端子は接地されているので、乗算回路28およびランプ電力設定回路29の各出力電圧によって、両抵抗31、32のそれぞれに流れる電流を均等にすべく発振出力E 1、E 2のデューティ比を変化させる。これによって、放電ランプ20への電力供給量が、ランプ状態に応じて適切な値に制御される。例えば、常温程度に冷えた放電ランプ20を点灯させる場合は、定格電力よりも多めの電力を供給し、時間の経過とともに徐々に減じて定格電力にするので、放電ランプ20の出力光束を短時間で立ち上がらせることができる。

【0018】点灯判別回路30は、電圧検出回路12の出力信号によって、直流電源回路9の直流出力電圧が所定値よりも高いか低いかを判別し、高い場合は放電ラン

10

20

30

40

50

ブ 20 が消灯状態にあると判断し、始動回路 25 の始動制御回路 24 に高電圧パルスが発生させるための制御信号を出力し、低い場合は高電圧パルスの発生を停止させるための制御信号を出力する。エラーアンプ E A 2 は直流電源回路 9 を定電圧モードで動作させるためのもので、放電ランプ 20 の消灯時には電圧設定回路 34 によって最大出力電圧を規定する。

【0019】図 4 および図 2 を参照して放電ランプ 20 の定格点灯時における動作を説明すると以下のとおりである。すなわち、放電ランプ 20 には図 4 の (b) に示す矩形波の交流電流が流れる。インバータ回路 11 のスイッチ用トランジスタ 14、17 がオンで、スイッチ用トランジスタ 15、16 がオフの状態にあるとき、ランプ電流は直流電源回路 9 から逆流阻止用ダイオード 26、スイッチ用トランジスタ 14、放電ランプ 20、バルストランス 22 の二次巻線 21 およびスイッチ用トランジスタ 17 の経路を通じて流れる。また、バリスタ 27 の両端子間電圧 V_{dc2} は、放電ランプ 20 の定格点灯電圧 V_a にほぼ等しく、これは図 4 の (a) に示す期間 a に対応している。このとき、バルストランス 22 の二次巻線 21 に電気エネルギーが蓄積されている。

【0020】次に、インバータ回路 11 のスイッチ用トランジスタ 14、17 がオフに、そして、スイッチ用トランジスタ 15、16 がオンにそれぞれ転じると、前記経路は遮断されるが、ランプ電流はバルストランス 22 の二次巻線 21 のインダクタンス成分のために連続性を保つように流れる。つまり、二次巻線 21 に蓄積されていた電気エネルギーはサージ電流として、スイッチ用トランジスタ 15、放電ランプ 20、バルストランス 22 の二次巻線 21 およびスイッチ用トランジスタ 16 を通じて流れるようになる。なお、FET からなるトランジスタ 14~17 は図中に示すように、ドレイン・ソース間にダイオードを内蔵している。

【0021】前記サージ電流は、ダイオード 26 による阻止作用で直流電源回路 9 側には流れずバリスタ 27 に流れ、バリスタ 27 の両端子間電圧を高める。バリスタ 27 による電圧上昇分がバリスタ 27 の動作電圧を越えると、サージ電流はバリスタ 27 で吸収されるので、バリスタ 27 の両端子間電圧 V_{dc2} はバリスタ 27 の動作電圧に等しくなる。そこで、バリスタ 27 の動作電圧を放電ランプ 20 の再点弧電圧以上すなわち定格点灯電圧の約 2 倍に設定しておく。

【0022】バルストランス 22 の二次巻線 21 に蓄積されていた電気エネルギーが放出されてランプ電流が零になると、放電ランプ 20 の電極間残留電荷は非常に少なくなるが、このとき、バリスタ 27 の両端子間電圧 V_{dc2} が図 4 の (a) に示すように放電ランプ 20 の定格点灯電圧 V_a の約 2 倍になっているので、放電ランプ 20 は容易にアーク放電し、次に極性の反転したランプ電流が流ることによって再点弧する。これは図 4 の

(a) に示す期間 b に対応している。

【0023】このようにして、ランプ電流の極性反転時における放電ランプ 20 の立ち消えを防止できる一方、直流電源回路 9 の平滑用コンデンサ 8 の静電容量を大きく設定し得るので、直流出力電圧のリプル変動を小さく抑えてノイズの発生を軽減させることができる。

【0024】常温程度に冷えた放電ランプ 20 を始動させる場合は、始動直後に定格点灯電力よりも大きい電力をランプ 20 に供給するので、ランプ電流は定格点灯電流よりもかなり大きくなる。この電流によってバルストランス 22 に蓄積される電気エネルギーは、バルストランス 22 の二次巻線 21 のインダクタンスを L 、二次巻線 21 に流れる電流を i とするとき、 $1/2 Li^2$ となり、ランプ電流の増加に伴い大きくなる。この電気エネルギーによって発生する電圧がインバータ回路 11 のスイッチ用トランジスタ 14~17 の耐電圧を越えると絶縁破壊の危険が生じるが、ダイオード 26 で直流電源回路 9 側への逆流を阻止してバリスタ 27 で吸収させるので、インバータ回路 11 の最大電圧がバリスタ 27 の動作電圧に抑えられ、前記絶縁破壊の危険が防止される。また、バルストランス 22 からの放出エネルギーが大きい場合においても、バリスタ 27 の動作電圧以上に上昇しないので、前記絶縁破壊を防ぐことができる。

【0025】インバータ回路 11 の極性反転に要する時間幅や、インバータ回路 11 のスイッチ用トランジスタ 14~17 の耐電圧等に応じて種々の回路を選択することができる。図 5 に示す回路構成ではバリスタ 27 に対しコンデンサ 35 を並列に接続し、図 6 に示す回路構成ではバリスタ 27 に対し抵抗 36 を直列に接続している。また、図 7 に示す回路構成ではバリスタ 27 に対し抵抗 36 を直列に、そして、コンデンサ 35 を並列に接続している。このような回路構成を選択することによって、インバータ回路 11 の入力電圧 V_{dc2} の最大値を自由に設定することができる。

【0026】上述した実施例では、サージアブソーバ 27 としてバリスタを用いたが、これに代えて放電ギャップなどを用いることができる。また、逆流阻止用ダイオード 26 は、ダイオード機能を有するものであればよく、サイリスタ等で置換することができる。さらに、インバータ回路 11 はフルブリッジ型に限定されず、これと同様の機能を有するものであれば、その構成を問わない。また、電源はバッテリーに限定されず、商用交流電源であってもよいのは勿論である。

【0027】

【発明の効果】以上のように本発明によると、直流電源回路の出力電圧のリプル変動を小さく抑えながら、放電ランプ電流の極性反転時における立ち消えを防止でき、放電ランプをちらつきなく点灯させることができる。また、インバータ回路を構成するスイッチ用トランジスタを絶縁破壊から保護することができる。

【図面の簡単な説明】

【図 1】本発明の一実施例の放電ランプ点灯装置の基本的構成を示すブロック図

【図 2】本発明の一実施例の放電ランプ点灯装置の回路構成図

【図 3】本発明の一実施例の放電ランプ点灯装置における点灯制御回路のブロック図

【図 4】本発明の放電ランプ点灯装置の定格点灯時における電圧・電流の波形図

【図 5】本発明の他の実施例の放電ランプ点灯装置の回路構成図

【図 6】本発明の他の実施例の放電ランプ点灯装置の回路構成図

【図 7】本発明の他の実施例の放電ランプ点灯装置の回路構成図

*【図 8】従来の放電ランプ点灯装置の回路構成図

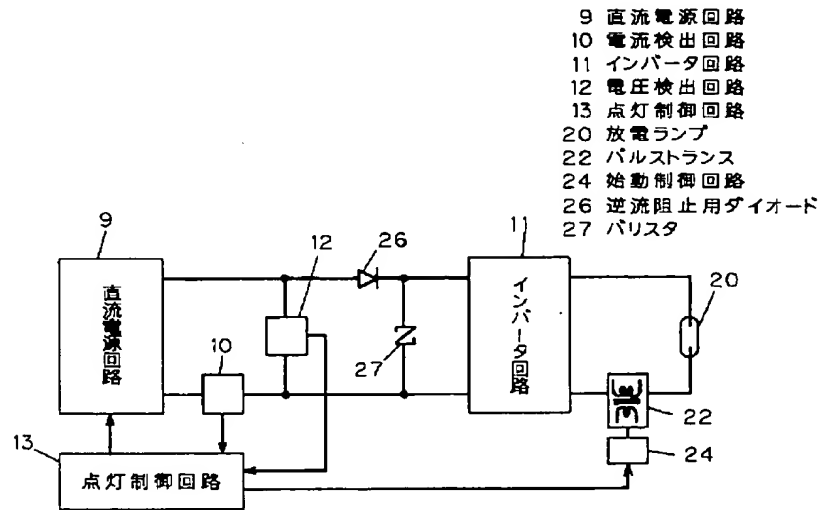
【図 9】従来の放電ランプ点灯装置の定格点灯時における電圧・電流の波形図

【符号の説明】

- 9 直流電源回路
- 10 電流検出回路
- 11 インバータ回路
- 12 電圧検出回路
- 13 点灯制御回路
- 20 放電ランプ
- 22 バルストランス
- 24 始動制御回路
- 26 逆流阻止用ダイオード
- 27 バリスタ

*

【図 1】



【図 3】

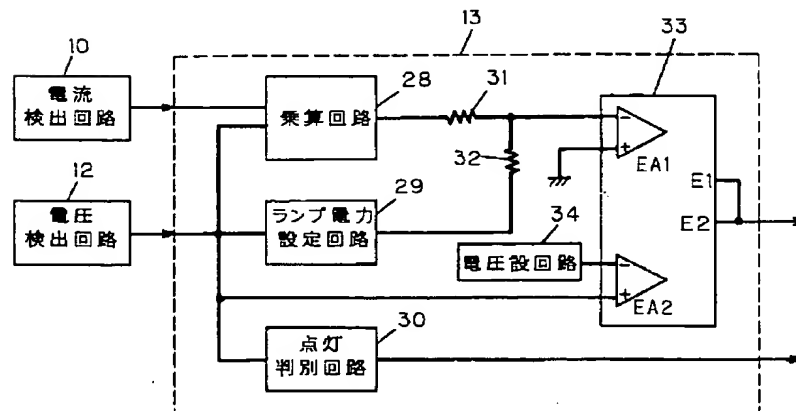


Figure 1 consists of two subplots, (a) and (b), illustrating the waveforms of a single-phase full-wave bridge inverter.

(a) Voltage waveform: The vertical axis is labeled "電圧" (Voltage) and the horizontal axis is labeled "時間" (Time). The waveform shows a series of pulses. The peak voltage is labeled V_{dc2} . The average output voltage is labeled V_a . The input voltage is labeled V_b . The pulse width is labeled a and the pulse period is labeled b .

(b) Current waveform: The vertical axis is labeled "電流" (Current) and the horizontal axis is labeled "時間" (Time). The waveform shows a series of pulses, representing the current flowing through the load. The pulses are bipolar, alternating between positive and negative values.

Figure 1 consists of two graphs, (a) and (b), showing waveforms over time.

Graph (a) shows the voltage waveform. The vertical axis is labeled "電圧" (Voltage) and the horizontal axis is labeled "時間" (Time). The waveform consists of a series of pulses. The peak voltage is labeled V_b . The period of the pulses is labeled a , and the duty cycle is labeled b . The average voltage is labeled V_a .

Graph (b) shows the current waveform. The vertical axis is labeled "電流" (Current) and the horizontal axis is labeled "時間" (Time). The waveform consists of a series of pulses. The peak current is labeled I_b . The period of the pulses is labeled a , and the duty cycle is labeled b . The average current is labeled I_a .

